

PAT-NO: JP411219978A
DOCUMENT-IDENTIFIER: JP 11219978 A
TITLE: ELECTRONIC PART DEVICE
PUBN-DATE: August 10, 1999

INVENTOR-INFORMATION:

NAME	COUNTRY
WATANABE, ITSUO	N/A
TAKEMURA, KENZO	N/A
TSURU, YOSHIYUKI	N/A
URASAKI, NAOYUKI	N/A
SHIMADA, YASUSHI	N/A
NAKASO, AKISHI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
HITACHI CHEM CO LTD	N/A

APPL-NO: JP10020103

APPL-DATE: February 2, 1998

INT-CL (IPC): H01L021/60, C09J163/00 , H05K003/46

ABSTRACT:

PROBLEM TO BE SOLVED: To provide an electronic part device for a semiconductor device, etc., excellent in connection reliability between a mount board and an electronic part such as semiconductor chip, etc.

SOLUTION: The device comprises a plurality of wiring layers comprising an outer- most wring layer and a conductive hole for electrically connecting the wiring layers, and an insulating layer between the

outer-most wiring layer and
a wiring layer closest to it comprises a 2-layer insulating
layer of different
elastic modulus, and a semiconductor chip is mounted
through a bonding agent to
a mount board of a multi-layer interconnection wherein the
elastic modulus
contacting to the outer-most wiring layer is smaller than
that connecting to a
wiring layer closest to the outer-most wiring layer. Thus,
an electrode of the
mount board is embedded in the board after connection for
absorbing dispersion
in height of semiconductor's bump and multi-layer substrate
electrode, and the
elastic modulus or the insulating layer connecting to a
wiring layer closest to
the outer-most wiring layer is larger than the outer-most
wiring layer so that
a thickness of an insulating layer connecting at least to a
wiring layer
closest to the outer-most wiring layer is assured, thus no
short circuit with a
substrate inner- layer circuit occurs for significantly
improved connection
reliability.

COPYRIGHT: (C)1999,JPO

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平11-219978

(43)公開日 平成11年(1999) 8月10日

(51)IntCl ⁶	識別記号	F I
H 0 1 L 21/60	3 1 1	H 0 1 L 21/60 3 1 1 S
C 0 9 J 163/00		C 0 9 J 163/00
H 0 5 K 3/46		H 0 5 K 3/46 Q

審査請求 未請求 請求項の数6 O L (全 5 頁)

(21)出願番号 特願平10-20103

(22)出願日 平成10年(1998) 2月 2日

(71)出願人 000004455

日立化成工業株式会社
東京都新宿区西新宿2丁目1番1号

(72)発明者 渡辺 伊津夫

茨城県つくば市和台48 日立化成工業株式
会社筑波開発研究所内

(72)発明者 竹村 賢三

茨城県つくば市和台48 日立化成工業株式
会社筑波開発研究所内

(72)発明者 ▲つる▼ 義之

茨城県下館市大字小川1500番地 日立化成
工業株式会社下館研究所内

(74)代理人 弁理士 若林 邦彦

最終頁に続く

(54)【発明の名称】 電子部品装置

(57)【要約】

【課題】 半導体チップ等の電子部品と実装基板との接続信頼性に優れた半導体装置等の電子部品装置を提供する。

【解決手段】 最外配線層を含む複数の配線層と、前記配線層間を電気的に接続する導体化された穴を有すると共に、前記最外配線層と前記最外配線層に最も近い配線層との間の絶縁層が、弾性率の異なる2層の絶縁層からなり、前記最外配線層に接する絶縁層の弾性率が前記最外配線層に最も近い配線層に接する絶縁層の弾性率よりも小さい多層配線板の実装基板に半導体チップを接着剤を介して搭載した電子部品装置。実装基板の電極が接続後基板中に埋設し、半導体のパンプや多層基板電極の高さばらつきを吸収できるとともに、最外配線層に最も近い配線層に接する絶縁層の弾性率が最外配線層に比べ大きく、少なくとも最外配線層に最も近い配線層に接する絶縁層の厚みが確保されているため、基板内層回路とのショート発生はなく、接続信頼性が大幅に向上する。

【特許請求の範囲】

【請求項1】 第一の接続端子を有する電子部品と、第二の接続端子を有する実装基板とを、第一の接続端子と第二の接続端子を対向して配置し、前記対向配置した第一の接続端子と第二の接続端子の間に接着剤を介在させ、加熱加圧して前記対向配置した第一の接続端子と第二の接続端子を電気的に接続させた電子部品装置であって、前記実装基板が、最外配線層を含む複数の配線層と、前記配線層間を電気的に接続する導体化された穴を有すると共に、前記最外配線層と前記最外配線層に最も近い配線層との間の絶縁層が、弾性率の異なる2層の絶縁層からなり、前記最外配線層に接する絶縁層の弾性率が前記最外配線層に最も近い配線層に接する絶縁層の弾性率よりも小さい多層配線板であることを特徴とする電子部品装置。

【請求項2】 最外配線層に接する絶縁層の動的粘弾性測定装置を用いて測定した場合の貯蔵弾性率が25℃で20～2,000MPaであり、170℃で4～400MPaであり、最外配線層に最も近い配線層に接する絶縁層の動的粘弾性測定装置を用いて測定した場合の貯蔵弾性率が25℃で4,000～15,000MPaであり、170℃で1,000MPa以上である請求項1記載の電子部品装置。

【請求項3】 接着剤が、少なくともエポキシ樹脂と、アクリルゴムと、潜在性硬化剤を含有している請求項1又は2記載の電子部品装置。

【請求項4】 アクリルゴムが、その分子中にグリシジルエーテル基を含有している請求項3記載の電子部品装置。

【請求項5】 接着剤に導電粒子が0.1～20体積％含有されている請求項1～4各項記載の電子部品装置。

【請求項6】 電子部品が半導体チップである請求項1～5各項記載の電子部品装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、例えばフリップチップ実装方式により半導体チップを実装基板と接着剤で接着固定すると共に両者の電極同士を電気的に接続することにより得られる電子部品装置に関する。

【0002】

【従来の技術】 半導体実装分野では、低コスト化・高精度化に対応した新しい実装形態としてICチップを直接プリント基板やフレキシブル配線板に搭載するフリップチップ実装が注目されている。フリップチップ実装方式としては、チップの端子にはんだバンプを設け、はんだ接続を行う方式や導電性接着剤を介して電気的接続を行う方式が知られている。これらの方式では、接続するチップと基板の熱膨張係数差に基づくストレスが、各種環境下に曝した場合、接続界面で発生し接続信頼性が低下する

という問題がある。このため、接続界面のストレスを緩和する目的で一般にエポキシ樹脂系のアンダフィル材をチップ/基板の間に注入する方式が検討されている。しかし、このアンダフィルの注入工程は、プロセスを複雑化し、生産性、コストの面で不利になるという問題がある。このような問題を解決すべく最近では、チップと基板の間にあらかじめ接着剤や異方導電性と封止機能を有する異方導電性接着剤を介在し、加熱加圧してチップと基板をフリップチップ実装する方式が、プロセス簡易性という観点から注目されている。

【0003】

【発明が解決しようとする課題】 しかしながら、チップを接着剤を介して直接基板に搭載する場合、加熱、加圧による接続時、基板の端子電極が基板中に沈みこみ、基板の最外層の端子電極の底部と基板の内層回路との間隙が小さくなり、結果として高温・高湿下でのバイアス試験で絶縁不良が発生するという問題がある。本発明は、半導体チップ等の電子部品と実装基板との接続信頼性に優れた半導体装置等の電子部品装置を提供するものである。

【0004】

【課題を解決するための手段】 本発明の電子部品装置は、第一の接続端子を有する電子部品と、第二の接続端子を有する実装基板とを、第一の接続端子と第二の接続端子を対向して配置し、前記対向配置した第一の接続端子と第二の接続端子の間に接着剤を介在させ、加熱加圧して前記対向配置した第一の接続端子と第二の接続端子を電気的に接続させた電子部品装置であって、前記実装基板が、最外配線層を含む複数の配線層と、前記配線層間を電気的に接続する導体化された穴を有すると共に、前記最外配線層と前記最外配線層に最も近い配線層との間の絶縁層が、弾性率の異なる2層の絶縁層からなり、前記最外配線層に接する絶縁層の弾性率が前記最外配線層に最も近い配線層に接する絶縁層の弾性率よりも小さい多層配線板であることを特徴とするものである。最外配線層に接する絶縁層の動的粘弾性測定装置を用いて測定した場合の貯蔵弾性率が25℃で20～2,000MPaであり、170℃で4～400MPaであり、最外配線層に最も近い配線層に接する絶縁層の動的粘弾性測定装置を用いて測定した場合の貯蔵弾性率が25℃で4,000～15,000MPaであり、170℃で1,000MPa以上であることが好ましい。接着剤が、少なくともエポキシ樹脂と、アクリルゴムと、潜在性硬化剤を含有するものが使用でき、アクリルゴムは、その分子中にグリシジルエーテル基を含有しているものが好ましい。接着剤には導電粒子が0.1～20体積％混入することができる。電子部品としては半導体チップが使用される。実装基板は、電子部品より熱膨張係数が小さいものが使用できる。

【0005】

【発明の実施の形態】本発明において、電子部品としては半導体チップ、トランジスタ、ダイオード、サイリスタ等の能動素子、コンデンサ、抵抗体、コイル等の受動素子等のチップ部品が用いられる。電子部品を実装基板に加熱加圧することにより、対向配置した接続端子どうしは、直接接触により又は異方導電性接着剤の導電粒子を介して電氣的に接続する。半導体チップや実装基板の電極パッド上には、めっきで形成されるバンパや金ワイヤの先端をトーチ等により溶融させ、金ボールを形成し、このボールを電極パッド上に圧着した後、ワイヤを切断して得られるワイヤバンパなどの突起電極を設け、接続端子として用いることができる。

【0006】実装基板として最外配線層を含む複数の配線層と、前記配線層間を電氣的に接続する導体化された穴を有すると共に、最外配線層と最外配線層に最も近い配線層との間の絶縁層が、弾性率の異なる2層の絶縁層からなる、多層配線板であり、最外配線層に接する絶縁層の弾性率が最外配線層に最も近い配線層に接する絶縁層の弾性率よりも小さい多層配線板を用いる。最外配線層に接する絶縁層の貯蔵弾性率は、25℃で20～2、000MPaであり、170℃で4～400MPaであり、最外配線層に最も近い配線層に接する絶縁層の貯蔵弾性率が、25℃で4、000～15、000MPaであり、170℃で1、000MPa以上であることが好ましい。最外配線層に接する絶縁層は、その弾性率が、25℃で20～2、000MPa、170℃で4～400MPaであることが必要である。この値を超えると、半導体チップを実装した基板の接続信頼性が低下する。弾性率の高い絶縁層は、その弾性率が、25℃で4、000～15、000MPa、170℃で1、000MPa以上であることが必要である。この値よりも低いと、加圧または加熱加圧手段による接着剤接合時に、配線板表面に設けた電極と配線板内部に設けた配線回路との絶縁性が低下する。

【0007】なお、ここで弾性率とは、動的粘弾性測定装置で測定した貯蔵弾性率を指し、その測定は、接着剤硬化物に引張り荷重をかけて、周波数10Hz、昇温速度5～10℃/分で-50℃から300℃まで測定する温度依存性モードで行った。最外配線層に接する絶縁層に用いる材料としては、例えば、(1)アクリロニトリル18～40重量%、(2)官能基モノマーとしてグリシジル(メタ)アクリレート2～6重量%、及び残部が(3)エチル(メタ)アクリレートまたはブチル(メタ)アクリレート、からなる共重合体で、T_g(ガラス転移点)が-10℃以上でかつ重量平均分子量が10万以上であるエポキシ基含有アクリルゴムを含む接着剤が挙げられる。

【0008】最外配線層に接する絶縁層に用いる接着剤には、接着剤の取り扱い性の向上、難燃性の付与、溶融粘度の調整、熱膨張率の低減などを目的として、無機フ

ィラーを接着剤(樹脂成分と無機フィラー成分の和)100体積部に対して、1～50体積部配合することが好ましい。配合の効果の点から1体積部以上、配合量が多くなると、接着剤の貯蔵弾性率の上昇、接着性の低下、ボイド残存による電気特性の低下等の問題を起こすので50体積部以下が好ましい。無機フィラーとしては、水酸化アルミニウム、水酸化マグネシウム、炭酸カルシウム、炭酸マグネシウム、ケイ酸カルシウム、ケイ酸マグネシウム、酸化カルシウム、酸化マグネシウム、アルミナ粉末、窒化アルミニウム粉末、窒化ホウ素粉末、結晶性シリカ、非結晶性シリカなどが挙げられる。

【0009】最外配線層と最外配線層に最も近い配線層に挟まれる絶縁層に含まれる2層の絶縁層のうち、最外配線層に最も近い配線層に接する絶縁層に用いる接着剤の組成としては、電気絶縁性セラミックウィスカを必須成分とし、エポキシ樹脂及びその硬化剤と硬化促進剤を配合した接着剤を用いることができる。電気絶縁性セラミックウィスカは、接着剤(樹脂成分とウィスカ成分の和)100体積部に対して、5～50体積部配合することが好ましい。高弾性率を確保するために5体積部以上、接着性の低下、ボイド残存による電気特性の低下等の問題を起こすので50体積部以下とされる。

【0010】電気絶縁性セラミックウィスカは、平均直径が0.3～3μm、平均長さが平均直径の5倍以上であることが好ましい。平均直径が、0.3μm未満であると、接着剤へ分散させる工程において、破砕が起りやすく、3μmを超えると、接着剤のフィルム化の工程で表面に凹凸が起りやすく、好ましくない。平均長さが平均直径の5倍未満であると、接着剤の高弾性率化効果が小さい。好ましくは、20倍以上であることが望ましい。また、配線間の絶縁信頼性を確保するために、100μm以下であることが好ましい。電気絶縁性セラミックウィスカとしては、ホウ酸アルミニウム、ウォラスナイト、チタン酸カリウム、塩基性硫酸マグネシウム、窒化ケイ素、α-アルミナなどが挙げられる。

【0011】多層配線板としては、隣接する配線層間の導体のみを接続するインターシヤルバイアホール(以下、IVHという。)や、ベリッドバイアホール(以下BVHという。)を用いたものが好ましい。このIVHやBVHを有する多層配線板としては、ビルドアップ多層配線板がある。このビルドアップ多層配線板は、以下のような方法により製造できる。めっきスルーホールと内層回路とが形成された内層回路板のスルーホールにシルクスクリーン印刷法などによって、穴が完全に塞がるように熱硬化性樹脂を埋め、加熱して硬化した後、穴からはみ出した樹脂を研磨等により除去し、Bステージ状態に硬化させた接着剤を有する導体箔を加熱加圧し、導体箔の層間接続用穴を設ける部分をエッチング除去し、その部分の絶縁層(硬化した前記接着剤)を除去し、めっきなどにより、その層間接続用穴の内壁の金

属化を行い、表面の導体層の不要な部分をエッチングすることにより回路を形成する。接着剤を有する導体箔の代わりに接着フィルムと導体箔を用いてもよい。この手法により、絶縁層と配線層を1層ずつ形成することができる。この回路を形成したものを内層回路板とすれば、上記と同様の手法によりさらに1層ずつの絶縁層と配線層が形成でき、これを繰り返すことによって、必要とする内層回路板を得ることができる。そして、最外層には、硬化後に高弾性率を示す接着シートと硬化後に低弾性率を示す接着シートと導体箔、もしくは、硬化後に高弾性率を示す接着シートと硬化後に低弾性率を示す接着剤を有する導体箔、もしくは硬化後に高弾性率を示す接着剤の層と硬化後に低弾性率を示す接着剤の層とを有する導体箔を用いて、必要な回路を有する多層配線板を得ることができる。本発明において、層間接続用穴を設ける部分の絶縁層は、レーザ光照射により除去できる。

【0012】本発明において用いられる接着剤としては、エポキシ樹脂とイミダゾール系、ヒドラジド系、三フッ化ホウ素-アミン錯体、スルホニウム塩、アミンイミド、ポリアミンの塩、ジシアンジアミド等の潜在性硬化剤の混合物が用いられ、回路部材の熱膨張係数差に基づくストレスを緩和するためには、接着後の40℃での弾性率が50～2000MPaの接着樹脂組成物が好ましい。例えば、接続時の良好な流動性や高接続信頼性を得られる接着樹脂組成物として、エポキシ樹脂とイミダゾール系、ヒドラジド系、三フッ化ホウ素-アミン錯体、スルホニウム塩、アミンイミド、ポリアミンの塩、ジシアンジアミド等の潜在性硬化剤の混合物に、接着後の40℃での弾性率が50～2000MPaになるようにアクリルゴムを配合した接着剤があげられる。接着フィルム硬化物の弾性率は、例えば、レオロジ(株)製レオスペクトラDVE-4(引っぱりモード、周波数10Hz、5℃/minで昇温)を使用して測定できる。

【0013】本発明の接着剤に用いるアクリルゴムとしては、アクリル酸、アクリル酸エステル、メタクリル酸エステルまたはアクリロニトリルのうち少なくともひとつをモノマー成分とした重合体または共重合体があげられ、中でもグリシジルエーテル基を含有するグリシジルアクリレートやグリシジルメタクリレートを含む共重合体系アクリルゴムが好適に用いられる。これらアクリルゴムの分子量は、接着剤の凝集力を高める点から20万以上が好ましい。アクリルゴムの接着剤中の配合量は、15wt%以下であると接着後の40℃での弾性率が2000MPaを越えてしまい、また40wt%以上になると低弾性率化は図れるが接続時の溶融粘度が高くなり接続電極界面、または接続電極と導電粒子界面の溶融接着剤の排除性が低下するため、接続電極間または接続電極と導電粒子間の電気的導通を確保できなくなる。このため、アクリル配合量としては15～40wt%が好ましい。接着剤に配合されたこれらのアクリルゴムは、ゴ

ム成分に起因する誘電正接のピーク温度が40～60℃付近にあるため、接着剤の低弾性率化を図ることができる。また、接着剤にはフィルム形成性をより容易にするためにフェノキシ樹脂などの熱可塑性樹脂を配合することもできる。特に、フェノキシ樹脂は、エポキシ樹脂と構造が類似しているため、エポキシ樹脂との相溶性、接着性に優れるなどの特徴を有するので好ましい。フィルム形成は、これら少なくともエポキシ樹脂、アクリルゴム、フェノキシ樹脂、潜在性硬化剤からなる接着組成物と導電粒子を有機溶剤に溶解あるいは分散により液化化して、剥離性基材上に塗布し、硬化剤の活性温度以下で溶剤を除去することにより行われる。この時用いる溶剤は、芳香族炭化水素系と含酸素系の混合溶剤が材料の溶解性を向上させるため好ましい。

【0014】本発明の接着剤には、熱膨張係数を低減する目的で無機質充填材を配合できる。無機質充填材としては、特に限定するものではなく、例えば、溶融シリカ、結晶シリカ、ケイ酸カルシウム、アルミナ、炭酸カルシウム等の粉体があげられる。無機充填材の配合量は、接着樹脂組成物に対して10～90重量%であり、熱膨張係数を低下させるには配合量が大いほど効果的であるが、多量に配合すると接着性や接続部での接着剤の排除性低下に基づく導通不良が発生するため、20～60重量%が好ましい。また、その平均粒径は、接続部での導通不良を防止する目的でミクロン以下にするのが好ましい。また、接続時の樹脂の流動性の低下及びチップのパッシベーション膜のダメージを防ぐ目的で球状フィラを用いることが望ましい。

【0015】本発明の接着剤には、チップのバンパや回路電極の高さばらつきを吸収するために、異方導電性を積極的に付与する目的で導電粒子を分散することもできる。本発明において導電粒子は例えばAu、Ni、Ag、Cu、Wやはんだなどの金属粒子またはこれらの金属粒子表面に金やパラジウムなどの薄膜をめっきや蒸着によって形成した金属粒子であり、ポリスチレン等の高分子の球状の核材にNi、Cu、Au、はんだ等の導電層を設けた導電粒子を用いることができる。粒径は基板の電極の最小の間隔よりも小さいことが必要で、電極の高さばらつきがある場合、高さばらつきよりも大きいことが好ましく、かつ無機質充填材の平均粒径より大きいことが好ましく、1μm～10μmが好ましい。また、接着剤に分散される導電粒子量は、0.1～30体積%であり、好ましくは0.1～20体積%である。

【0016】

【実施例】金ワイヤから作製したワイヤバンパ(直径:50μmφ、スペース30μm、高さ:30μm、バンパ数288)付きチップ(10mm x 10mm、厚み:0.5mm)を半導体チップとして用いた。ガラスクロス・エポキシ樹脂両面銅張り積層板であるMCL-E-679(日立化成工業株式会社製、商品名)の表面

銅はくを既存のサブトラクト法で内層回路加工、内層接着処理を施す。次に、該内層回路表面に先にドリル穴加工を施した窒化ケイ素ウイスカを充填したエポキシ接着フィルム(膜厚:30ミクロン、貯蔵弾性率が25℃で6,000MPaであり、170℃で2,000MPa)を170℃、40kgf/cm²、60分プレス積層接着し、ついで、先にドリル穴加工を施したガラスクロスを有さない銅はく付エポキシ接着フィルム(膜厚:30ミクロン、貯蔵弾性率が25℃で1,800MPaであり、170℃で5MPa)を170℃、40kgf/cm²、60分プレス積層接着し、スルホール穴あけ、無電解銅めっき、サブトラクト法による外層回路加工及び無電解ニッケル/金めっきを施し多層基板を得た。ニッケル粒子(直径:5μm)を2vol%分散したエポキシ系接着フィルムからなる異方導電フィルム(厚み:50ミクロン)を実装基板に80℃、10kgf/cm²で貼りつけた後、半導体チップのバンパと実装基板(厚み:0.8mm)の位置あわせを行った。ついで、180℃、30g/バンパ、20秒の条件でチップ上方から加熱、加圧を行い、本接続を行った。本接続後、半導体チップのバンパと電氣的に接続された多層基板の最外配線層の電極は、接続前に比較し、15ミクロン絶縁層中に埋設していたが、最外配線層に最も近い配線層に接する絶縁層の弾性率が最外配線層に比べ大き

く、少なくとも最外配線層に最も近い配線層に接する絶縁層の厚み(30ミクロン)が確保されており、基板内層回路とのショート発生は、高温・高湿試験(85℃/85%RH、1000h)下でのバイアス(100V)下においてもなかった。また、本接続後の接続抵抗は、1バンパあたり最高で6mΩ、平均で2mΩ、絶縁抵抗は108Ω以上であり、これらの値は-55~125℃の熱衝撃試験1000サイクル処理、PCT試験(121℃、2気圧)200時間、260℃のはんだバス浸漬10秒後においても変化がなく、良好な接続信頼性を示した。

【0017】

【発明の効果】本発明により、半導体チップ等の電子部品と実装基板との接続信頼性に優れる半導体装置等の電子部品装置を得ることができる。本発明によれば、実装基板の電極が接続後基板中に埋設し、半導体のバンパや多層基板電極の高さばらつきを吸収できるとともに、最外配線層に最も近い配線層に接する絶縁層の弾性率が最外配線層に比べ大きく、少なくとも最外配線層に最も近い配線層に接する絶縁層の厚みが確保されているため、基板内層回路とのショート発生は、高温・高湿(85℃、85%RH、1000h)下のバイアス(100V)試験後においてもなく、回路板の接続信頼性が大幅に向上する。

フロントページの続き

(72)発明者 浦崎 直之

茨城県下館市大字小川1500番地 日立化成工業株式会社下館研究所内

(72)発明者 島田 靖

茨城県下館市大字小川1500番地 日立化成工業株式会社下館研究所内

(72)発明者 中祖 昭士

茨城県つくば市和台48 日立化成工業株式会社筑波開発研究所内